

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-181107

(43)Date of publication of application : 12.07.1996

(51)Int.Cl.

H01L 21/3065  
C23F 4/00  
// H01J 37/07  
H01L 21/265

(21)Application number : 06-317921

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 21.12.1994

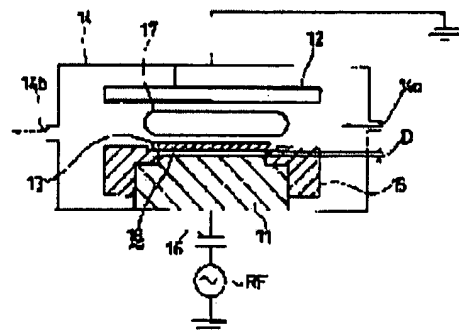
(72)Inventor : SASAKI TOMOYUKI  
NAKAGAWA SATOSHI  
MIHASHI AKIO

## (54) SEMICONDUCTOR MANUFACTURING DEVICE AND METHOD

(57)Abstract:

PURPOSE: To avoid the charge up damage in plasma etching step.

CONSTITUTION: In parallel flat plate reaction ion etching device, a peripheral ring 15 made of ceramic etc., is provided on the periphery of a lower electrode 11. A wafer 13 and the lower electrode 11 are composed to be provided in parallel with each other through the intermediary of a spacer 13. At this time, the voltage to be impressed with the the wafer 13 can be lowered by increasing the gap D between the wafer 3 and the lower electrode 11. Furthermore, the DC voltage generated in a plasma 17 can be divided into the three parts of the capacitance of the space 18 between the lower electrode 11 and the wafer 13, a blocking capacitor 16 and the wafer 13 thereby enabling the deterioration and breakdown of the semiconductor device due to the charge up to be avoided.



## LEGAL STATUS

[Date of request for examination] 07.07.2000

[Date of sending the examiner's decision of rejection] 20.08.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3408345

[Date of registration] 14.03.2003

[Number of appeal against examiner's decision of rejection] 2002-18136

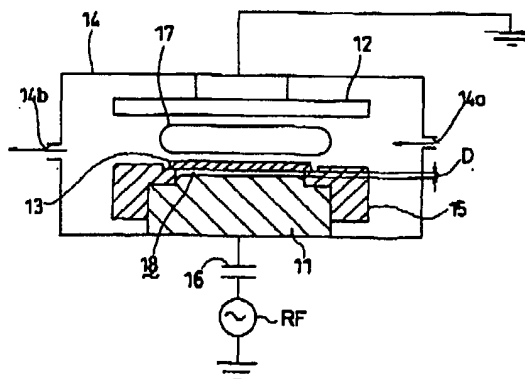
[Date of requesting appeal against examiner's  
decision of rejection]

19.09.2002

[Date of extinction of right]

(11) 特許出願公開番号

(43)公開日 平成8年(1996)7月12日



## 【特許請求の範囲】

【請求項1】 高周波電力が供給される電極によりチャンバ内の反応ガス中でウエハーのエッチングを行うようにした半導体製造装置において、前記高周波電力を供給する電極と平行にかつ所定間隔の空間を介してウエハーを配置するように構成されていることを特徴とする半導体製造装置。

【請求項2】 電極とウエハーとの間隔が $10\mu\text{m}$ ～ $2\text{mm}$ の範囲であることを特徴とする請求項1記載の半導体製造装置。

【請求項3】 高周波電力が供給される電極によりチャンバ内の反応ガス中でウエハーのエッチングを行う半導体製造方法において、前記ウエハーを、前記電極と平行にかつ空間を介して配置して、そのエッチングを行うことを特徴とする半導体製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、プラズマを有する半導体製造装置及び製造方法に関するものである。

## 【0002】

【従来の技術】近年、半導体装置の高密度化や高集積化に伴い、その高度の加工精度がますます求められるようになってきた。そのため、特にパターン精度が求められる工程では、陰極降下電位（セルフバイアス）を利用した反応性イオンエッチングが用いられている。

【0003】図3に平行平板型の反応性イオンエッチング装置を示す。反応ガスが供給されるチャンバ34内には下部電極31が設置され、この下部電極31には、ブロッキングキャパシタ36を介して例えば $13.56\text{MHz}$ の高周波電力RFを印加している。また、ウエハー33は前記下部電極31上に配置されている。35は下部電極31周りに配置された周辺リングである。上部電極32は前記下部電極31上方にそれと平行に設置されてアースされている。そして、チャンバ34内に反応ガスを流し、高周波電力を印加してウエハー33に対するエッチングを行うと、プラズマ37中で陰極降下電位（セルフバイアスという）が発生する。

## 【0004】

【発明が解決しようとする課題】ところが、前記従来のものでは、エッチング状態で下部電極31は上部電極32に対して負に帯電し、ウエハー33に直流電圧が印加される。その結果、MOSトランジスタ等に電荷が蓄積され、その劣化や破壊を引き起こすことが問題になっている。

【0005】本発明は斯かる点に鑑みてなされたもので、その目的は、前記の問題を解決しようとするにある。

## 【0006】

【課題を解決するための手段】本発明は前記目的を達成

するため、平行平板型の反応性イオンエッチング装置において、ウエハーを空間を介して下部電極と平行に配置することとした。

【0007】すなわち、請求項1の発明では、高周波電力が供給される電極によりチャンバ内の反応ガス中でウエハーのエッチングを行うようにした半導体製造装置において、前記高周波電力を供給する電極と平行にかつ所定間隔の空間を介してウエハーを配置するように構成する。

10 【0008】請求項2の発明では、前記電極とウエハーとの間隔を $10\mu\text{m}$ ～ $2\text{mm}$ の範囲とする。

【0009】請求項3の発明では、高周波電力が供給される電極によりチャンバ内の反応ガス中でウエハーのエッチングを行う半導体製造方法において、前記ウエハーを、前記電極と平行にかつ空間を介して配置してそのエッチングを行う。

## 【0010】

【作用】前記の構成により、請求項1又は3の発明では、プラズマ中で発生する直流電圧が電極とウエハーとの間の空間の静電容量と、ブロッキングコンデンサとウエハーとに分散される。その結果、ウエハー上の半導体装置のチャージアップダメージの発生が防止される。

20 【0011】請求項2の発明では、電極とウエハーとの間隔が $10\mu\text{m}$ から $2\text{mm}$ の範囲であるので、前記効果が有効に得られる。

## 【0012】

【実施例】以下、本発明の実施例について図面を参照しながら説明する。図1は本発明の一実施例に係る平行平板型反応性イオンエッチング装置を断面構造で示す。図1において、14はチャンバで、その側壁には反応ガスが供給されるガス供給部14aと、反応後の排気が排出される排気口14bとが開口されている。11はチャンバ14内下部に設置された下部電極で、アルミニウム合金（例えばJIS合金番号5052）等からなり、この下部電極11に対しブロッキングキャパシタ16を介して高周波出力RF（ $13.56\text{MHz}$ ）が印加される。チャンバ14内上部には前記下部電極11上方に上部電極12が下部電極11と平行になるように設置され、この上部電極12はアースされている。

40 【0013】前記下部電極11の周辺には、セラミック等からなる周辺リング15が設置されている。この周辺リング15上にウエハー13が設置され、この周辺リング15によりウエハー13は下部電極11に対し所定の間隔Dを有する空間18を介して平行に配置されるように構成されている。このとき、ウエハー13と下部電極11との間隔Dにより、ウエハー13に印加される電圧が変化する。また、ウエハー13と下部電極11との間は真空である。17は反応ガスにより形成されるプラズマである。

【0014】図2は、 $13.56\text{MHz}$ の高周波電力を

印加したときにウエハー13にかかる印加電圧を示している。尚、このとき、シリコン酸化膜のエッチング条件として一般的な以下の条件を用いた。反応ガスとして、CHF<sub>3</sub>ガスを90sccm、またO<sub>2</sub>ガスを30sccmをそれぞれ流し、その圧力は250mTorrとし、印加した高周波電力(13.56MHz)は400Wとした。このとき、高周波電力が大きければ大きいほど、ウエハー13への印加電圧が大きくなる。また、ウエハー13は6インチを用いた。

【0015】この図2をみると、ウエハー13と下部電極11との間隔Dが0 $\mu$ mのときには印加電圧が12~14V、また間隔Dが10 $\mu$ mで印加電圧は6~7V、さらに20 $\mu$ m以上で印加電圧は0Vというように、ウエハー13と下部電極11との間隔Dの増加に従ってウエハー13に印加される電圧が低減している。また、このとき、ウエハー13と下部電極11とで形成されるキャパシタの静電容量は、その間隔Dが10 $\mu$ mのときに88.6pF/cm<sup>2</sup>(15648pF/6インチウエハー)、また間隔Dが20 $\mu$ mのときに44.3pF/cm<sup>2</sup>(7824pF/6インチウエハー)となる(真空の誘電率は $8.85 \times 10^{-12}$  C<sup>2</sup>/Nm<sup>2</sup>とする)。

【0016】つまり、ウエハー13と下部電極11との間隔Dを20 $\mu$ m以上にすると、ウエハー13への印加電圧が略0Vになることが判る。これは、プラズマ17中で発生する直流電圧を下部電極11とウエハー13との間の空間18の静電容量と、ブロッキングコンデンサ16とウエハー13とに分散させるためであると考えられる。

【0017】MOSトランジスタ等の半導体装置が、製造工程で直流電圧が印加されて電荷が蓄積されると、劣化や破壊を引き起こすことは知られている。特に、ゲート酸化膜の膜厚が10nm以下のMOSトランジスタでは、5~10Vの印加電圧でも劣化や破壊が生じる。半導体装置の劣化や破壊を防ぐためには、ウエハーへの印可電圧を5V以下にしないといけない。そこで、この実施例では、ウエハー13と下部電極11との間隔Dを10 $\mu$ m以上にするように平行に設置することにより、

半導体装置の劣化や破壊を防止することができる。

【0018】尚、前記実施例では、下部電極11とウエハー13との間を真空としたが、下部電極11とウエハー13との間にHe等のガスを入れてもよく、同様の作用効果が得られることは言うまでもない。

【0019】また、前記実施例では、下部電極11とウエハー13との間隔Dを10 $\mu$ mから30 $\mu$ mとしたが、周辺リング15の加工精度から0.5mmから2mm程度としても同様の効果が得られる。

【0020】

【発明の効果】以上説明したように、請求項1又は2の発明によると、イオンエッチングを用いた半導体の製造装置又は製造方法において、プラズマ上で発生する印加電圧を下部電極上の絶縁膜又は下部電極とウエハーとの間の静電容量と、ブロッキングコンデンサとウエハーとに分散させるようにしたことにより、ウエハー上の半導体装置のチャージアップダメージを低減することができる。

【0021】請求項2の発明によると、電極とウエハーとの間隔を10 $\mu$ mから2mmの範囲としたことにより、前記効果が有効に得られる。

【図面の簡単な説明】

【図1】本発明の一実施例における平行平板型の反応性イオンエッチング装置の断面図である。

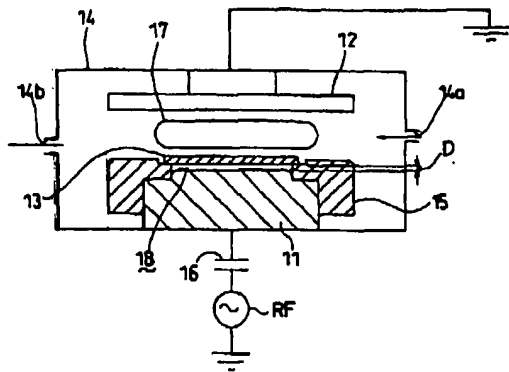
【図2】実施例における下部電極及びウエハー間の間隔とウエハーへの印加電圧との関係を示す特性図である。

【図3】従来の平行平板型の反応性イオンエッチング装置の断面図である。

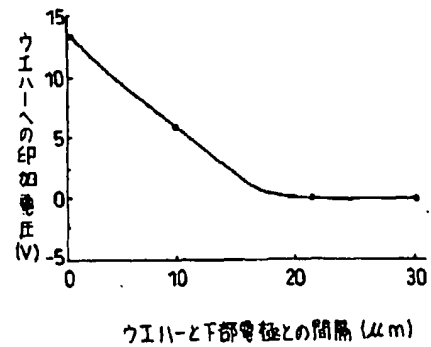
【符号の説明】

- 11 下部電極
- 12 上部電極
- 13 ウエハー
- 14 チャンバー
- 15 周辺リング
- 16 ブロッキングコンデンサ
- 17 プラズマ
- 18 空間
- D 間隔

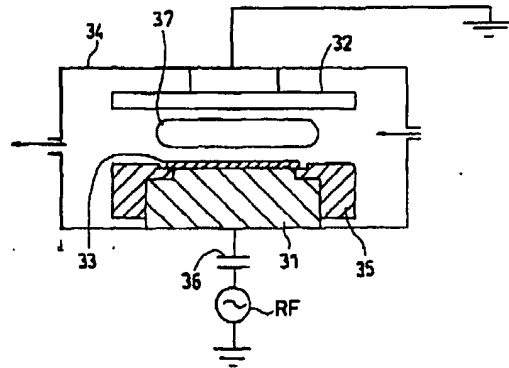
【図1】



【図2】



【図3】



フロントページの続き

(51) Int. Cl.<sup>6</sup>  
H01L 21/265

識別記号 庁内整理番号

F I

技術表示箇所